



## Минский инновационный университет

### УЧЕБНАЯ ПРОГРАММА

вступительного испытания  
по дисциплине «Организация и функционирование ЭВМ»

#### 1. ПОЯСНИТЕЛЬНАЯ ЗАПИСКА

Программа вступительного испытания по дисциплине «Организация и функционирование ЭВМ» предназначена для абитуриентов, получивших среднее специальное образование и поступающих для обучения по специальностям высшего образования 1-40 01 01 Программное обеспечение информационных технологий и 1-40 05 01 Информационные системы и технологии (по направлениям).

**Цель проведения вступительного испытания по дисциплине «Организация и функционирование ЭВМ»** – оценить уровень теоретической и практической подготовки абитуриентов в использовании типовых решений, схем и узлов ЭВМ при решении задач.

**Задачи проведения вступительного испытания по дисциплине «Организация и функционирование ЭВМ»:**

– определить уровень знаний абитуриента по физическим основам построения и функционирования современных средств вычислительной техники, принципов построения и работы элементов, узлов и устройств ЭВМ;

– выявить способности абитуриента к системному анализу принципов функционирования и построения современных компьютеров, а также его способности к дальнейшему обучению по выбранной специальности;

– определить наличие у абитуриента практических навыков применения элементов, узлов и устройств ЭВМ при создании компьютеров.

В результате проведения вступительных испытаний абитуриенты должны продемонстрировать

**знания:**

- структуры и принципов построения ЭВМ;
- принципов работы основных узлов ЭВМ;
- принципов построения процессоров;
- условных графических обозначений микросхем в соответствии с действующими ГОСТ;
- принципов организации системы обработки данных, памяти;
- современного состояния и перспектив развития элементной базы и средств вычислительной техники;

**умения:**

- выполнять арифметические действия над двоичными числами;
- оптимизировать логические выражения;
- пользоваться специальной справочной литературой по микропроцессорной технике и ЭВМ;
- использовать на практике типовые решения, схемы и узлы ЭВМ;
- анализировать работу процессоров, систем памяти и систем ввода/вывода.

Форма проведения испытания – экзамен. Экзамен проводится в устной форме по билетам. Билет включает 3 теоретических вопроса.

## **2. ПРОГРАММА ВСТУПИТЕЛЬНОГО ИСПЫТАНИЯ**

### ***Тема 1. Кодирование информации в ЭВМ***

Кодирование текстовой информации в форматах ASCII, Unicode, ISO 10646. Структура и назначение таблиц кодировок символов. Таблица кодов ASCII.

Виды систем счисления; двоичная, восьмеричная, десятичная и шестнадцатеричная. Основание позиционной системы счисления.

### ***Тема 2. Представление информации в ЭВМ***

Естественная форма представления чисел. Представление чисел в формате с фиксированной точкой. Представление целых знаковых и беззнаковых чисел в машинных кодах. Прямой, обратный и дополнительный коды числа. Нормальная форма представления чисел. Нормализованное число. Мантисса. Характеристика.

### ***Тема 3. Коды с выявлением и исправлением ошибок***

Коды с выявлением ошибок. Допустимые кодовые наборы. Проверка на четность. Контрольный разряд четности. Геометрическая интерпретация корректирующих кодов.

Коды с исправлением ошибок. Общее число комбинаций. Запрещенные комбинации. Код Хемминга с исправлением ошибок. Корректирующая способность кода. Определение положения ошибки в коде.

### ***Тема 4. Элементы математической логики***

Булева алгебра. Логические константы и переменные, операции и функции. Определение, условное обозначение и таблицы истинности логических операций «отрицание», «конъюнкция», «дизъюнкция», «импликация», «эквивалентность». Приоритеты логических операций.

### ***Тема 5. Логические элементы и схемы. Классификация логических устройств.***

Булевы функции от одной и двух переменных, условное графическое обозначение (УГО) соответствующих им элементарных электронных схем (вентилей). Функционально полные системы (И, НЕ), (ИЛИ, НЕ), (ИЛИ, И, НЕ), (ИЛИ-НЕ), (И-НЕ).

**Тема 6. Мультиплексоры и демultipлексоры**

Назначение мультиплексоров и демultipлексоров. Схемы реализации этих узлов. Условные графические обозначения (УГО).

**Тема 7. Дешифраторы и шифраторы**

Назначение шифраторов и дешифраторов. Их виды. Схемы реализации этих узлов и их УГО.

**Тема 8. Компараторы, сумматоры**

Назначение и устройств компаратора. Схема реализации. УГО.

Назначение одноразрядного сумматора и полусумматора. Последовательные и параллельные сумматоры. Принципы их функционирования.

**Тема 9. Триггеры**

Запоминающие элементы – триггеры. Классификация, общие характеристики. Асинхронный RS-триггер. Таблица состояний. Реализация схемы RS-триггера (базис ИЛИ-НЕ, базис И-НЕ). УГО.

**Тема 10. Асинхронные триггеры**

Асинхронный D-триггер. Таблица состояний. Граф асинхронного D-триггера. Карты Карно для D-триггера. Реализация схемы D-триггера (базис ИЛИ-НЕ). УГО.

Асинхронный T-триггер. Граф асинхронного T-триггера. Карты Карно для T-триггера. Реализация схемы T-триггера (базис ИЛИ-НЕ). УГО.

**Тема 11. Синхронные триггеры**

Синхронные триггеры. Одно- и двухступенчатый синхронный RS-триггер. Таблица состояний. УГО. Синхронные триггеры: D-триггер JK-, T-триггеры. Таблицы состояний. УГО. Универсальные триггеры.

**Тема 12. Регистры. Регистры сдвига**

Виды регистров. Устройство, назначение и функционирование регистров. Схемы построения. УГО. Схемы параллельного и последовательного способов передачи информации в регистрах.

**Тема 13. Счетчики по mod M. Реверсивные счетчики**

Виды счетчиков и их назначение. Синхронный счетчик по mod M. Счетчики с переменным коэффициентом пересчета. Реверсивные счетчики.

### 3. ИНФОРМАЦИОННО-МЕТОДИЧЕСКАЯ ЧАСТЬ

#### 3.1 КРИТЕРИИ И ПОКАЗАТЕЛИ ОЦЕНКИ ВСТУПИТЕЛЬНОГО ИСПЫТАНИЯ

<b>ОТМЕТКА В БАЛЛАХ</b>	<b>ПОКАЗАТЕЛИ ОЦЕНКИ</b>
1 (один)	Ответы не соответствуют трем вопросам или ответы не представлены.
2 (два)	Ответы не соответствуют двум вопросам или ответы не представлены.
3 (три)	На один вопрос лаконичный ответ заслуживает положительной оценки. На второй и третий вопрос ответа нет.
4 (четыре)	На все вопросы дан лаконичный ответ, заслуживающий положительной оценки.
5 (пять)	На два вопроса дан подробный ответ, заслуживающий положительной оценки.
6 (шесть)	На все вопросы дан подробный ответ, заслуживающий положительной оценки.
7 (семь)	Творческий подход к изложению ответа на один из трех вопросов, свободное оперирование материалами по существу вопроса.
8 (восемь)	Творческий подход к изложению ответа на два вопроса, свободное оперирование материалами по существу вопросов.
9 (девять)	Творческий, оригинальный подход к изложению ответа на два из трех вопросов, свободное оперирование материалами по существу вопроса. Владение инновационными подходами к научным проблемам.
10 (десять)	Творческий, оригинальный подход к изложению ответов на три вопроса, свободное оперирование материалами по существу вопросов. Владение инновационными подходами. Формулирование предложений по дальнейшему развитию и совершенствованию.

#### 3.2 ЭКЗАМЕНАЦИОННЫЕ ВОПРОСЫ

1. Кодирование текстовой информации в форматах ASCII, Unicode, ISO 10646. Структура и назначение таблиц кодировок символов.
2. Виды систем счисления. Основание позиционной системы счисления.
3. Перевод целых чисел из десятичной системы счисления в двоичную и обратно.
4. Перевод целых чисел из десятичной системы счисления в восьмеричную и обратно.
5. Перевод целых чисел из десятичной системы счисления в шестнадцатеричную и обратно.
6. Перевод дробной части числа из десятичной системы счисления в двоичную и обратно.

7. Перевод дробной части числа из десятичной системы счисления в восьмеричную и обратно.
8. Перевод дробной части числа из десятичной системы счисления в шестнадцатеричную и обратно.
9. Использование упрощенной схемы перевода чисел из двоичной системы счисления в восьмеричную и обратно.
10. Использование упрощенной схемы перевода чисел из двоичной системы счисления в шестнадцатеричную и обратно.
11. Арифметические операции в позиционных системах счисления с основанием  $q=2$ .
12. Арифметические операции в позиционных системах счисления с основанием  $q=8$ .
13. Арифметические операции в позиционных системах счисления с основанием  $q=16$ .
14. Представление целых знаковых и беззнаковых чисел в машинных кодах.
15. Прямой, обратный и дополнительный коды числа.
16. Нормальная форма представления чисел. Нормализованное число.
17. Представление чисел в формате с плавающей точкой.
18. Арифметические операции над целыми знаковыми, представленными в машинных кодах.
19. Арифметические операции над целыми беззнаковыми числами, представленными в машинных кодах.
20. Представление чисел в формате с фиксированной точкой.
21. Представление чисел в формате с плавающей точкой.
22. Представление вещественных чисел в нормальной форме.
23. Арифметические операции над числами с плавающей точкой, представленными в машинных кодах.
24. Коды с выявлением ошибок. Допустимые кодовые наборы.
25. Коды с выявлением ошибок. Проверка на четность. Контрольный разряд четности.
26. Коды с исправлением ошибок. Общее число комбинаций.
27. Корректирующая способность кода Хемминга. Определение положения ошибки в коде.
28. Булева алгебра. Основные понятия.
29. Логические константы и переменные в Булевой алгебре.
30. Булевы операции и функции.
31. Алгебра контактных схем. Основные понятия.
32. Определение, условное обозначение и таблицы истинности логической операции «отрицание».

33. Определение, условное обозначение и таблицы истинности логической операции «конъюнкция».
34. Определение, условное обозначение и таблицы истинности логической операции «дизъюнкция».
35. Определение, условное обозначение и таблицы истинности логической операции «импликация».
36. Определение, условное обозначение и таблицы истинности логической операции «эквивалентность».
37. Функции алгебры логики.
38. Определение порядка выполнения логических операций в заданных логических функциях.
39. Построение таблиц истинности для булевых функций от  $n$  переменных.
40. Доказательство законов алгебры логики при помощи сравнения таблиц истинности, составленных отдельно для левой и правой частей уравнений.
41. Описание функций алгебры логики в виде таблиц истинности.
42. Описание функций алгебры логики в виде алгебраического выражения.
43. Описание функций алгебры логики в виде последовательности десятичных чисел.
44. Элементарная конъюнкция и элементарная дизъюнкция в логических функциях. Ранг логической функции.
45. Конъюнктивная нормальная форма (КНФ) логической функции.
46. Дизъюнктивная нормальная форма (ДНФ) логической функции.
47. Совершенная конъюнктивная нормальная форма (СКНФ) логической функции.
48. Совершенная дизъюнктивная нормальная форма (СДНФ) логической функции.
49. Построение СДНФ логической функции, заданной таблицей истинности.
50. Построение СКНФ логической функции, заданной таблицей истинности.
51. Условное графическое обозначение булевых функций от одной и двух переменных элементарными электронными схемами (вентильями).
52. Функционально полная система электронных схем (И, НЕ).
53. Функционально полная система электронных схем (ИЛИ, НЕ).
54. Функционально полная система электронных схем (ИЛИ, И, НЕ).
55. Функционально полная система электронных схем (ИЛИ-НЕ).
56. Функционально полная система электронных схем (И-НЕ).
57. Назначение мультиплексоров. Схема реализации и условные

графические обозначение.

58. Назначение демультиплексоров. Схема реализации и условные графические обозначение.

59. Назначение шифраторов. Схема реализации и условные графические обозначение.

60. Назначение дешифраторов. Схема реализации и условные графические обозначение.

61. Назначение и устройств компаратора. Схема реализации и условные графические обозначение.

62. Назначение одноразрядного полусумматора.

63. Назначение одноразрядного сумматора.

64. Последовательные сумматоры. Принципы их функционирования.

65. Параллельные сумматоры. Принципы их функционирования.

66. Запоминающие элементы – триггеры. Классификация триггеров.

67. Асинхронный RS-триггер. Таблица состояний.

68. Реализация схемы RS-триггера в базисе ИЛИ-НЕ. Условно-графическое обозначение.

69. Асинхронный RS-триггер. Таблица состояний.

70. Реализация схемы RS-триггера в базисе И-НЕ. Условно-графическое обозначение.

71. Асинхронный D-триггер. Таблица состояний.

72. Реализация схемы D-триггера в базисе ИЛИ-НЕ. Условно-графическое обозначение.

73. Асинхронный T-триггер. Таблица состояний.

74. Реализация схемы T-триггера в базисе ИЛИ-НЕ. Условно-графическое обозначение.

75. Одноступенчатый синхронный RS-триггер. Таблица состояний.

76. Карты Карно тактируемого RS-триггера. Условно-графическое представление.

77. Двухступенчатый синхронный RS-триггер. Таблица состояний.

78. Карты Карно тактируемого RS-триггера. Условно-графическое представление.

79. Синхронный D-триггер. Таблица состояний. Условно-графическое представление.

80. Синхронный T-триггер. Таблица состояний. Условно-графическое представление.

81. Синхронный JK-триггер. Таблица состояний. Условно-графическое представление.

82. Устройство, назначение и функционирование регистров.

83. Схемы построения функциональных регистров. Условное графическое обозначение.

84. Схема параллельного способа передачи информации в регистрах.
85. Схема последовательного способа передачи информации в регистрах.
86. Схема функционирования регистра сдвига.
87. Виды счетчиков и их назначение.
88. Синхронный счетчик по mod M.
89. Счетчики с переменным коэффициентом пересчета.
90. Реверсивные счетчики.

### 3.3. ЛИТЕРАТУРА

1. Бильдюкевич, Е.В. ЭВМ и микропроцессор / Е.В. Бильдюкевич. Минск, 1990.
2. Бойко, В.И. Схемотехника электронных систем. Цифровые устройства / В.И. Бойко. СПб, 2004.
3. Бройдо, В.Л. Архитектура ЭВМ и систем : учебник для вузов / В.Л. Бройдо, О.П. Ильина. СПб, 2006.
4. Залогова, Л. Задачник-практикум : в 2 т. / Л. Залогова [и др.]; под ред. И. Се-макина, Е. Хеннера. М, 1999.
5. Калиш, Г.Г. Основы вычислительной техники / Г.Г. Калиш. М, 2000.
6. Костин, Е.А. Структура и функционирование ЭВМ. М, 1991.
7. Лыскова, В.Ю. Логика в информатике: метод, пособие / В.Ю. Лыскова, Е.А. Ракитина. М, 2004.
8. Нортон, П. Персональный компьютер. Аппаратно-программная реализация / П. Нортон. СПб, 1999.
9. Морозевич, А.Н. МикроЭВМ, микропроцессоры и основы программирования : учеб. пособие / А.Н. Морозевич [и др.]; под общ. ред. А.Н. Морозевича. Минск, 1990.
10. Семененко, В.А. Информатика и вычислительная техника : учеб. пособие / В.А. Семененко. Э.К. Скуратович. М, 2003.
11. Степанов, А.Н. Архитектура вычислительных систем и компьютерных сетей : учеб. пособие / А.Н. Степанов. СПб, 2007.
12. Стрыгин, В.В. Основы вычислительной техники и программирования : учеб. пособие / В.В. Стрыгин, Л.С. Щарев. Минск, 1983.
13. Цилькер, Б.Я. Организация ЭВМ и систем: учебник для вузов / Б.Я. Цилькер, С.А. Орлов. СПб.